

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Japanese Patent Laid-open Publication No. HEI 6-318931 A

Publication date : Nov. 15, 1994

Applicant : NIPPON TELEGR & TELEPH CORP <NTT>

Title : ERROR CORRECTION CODE TRANSMISSION METHOD

5

(54) [Abstract]

[Object] Error correction encoding of data transmitted by
an STM frame.

[Constitution] Two horizontal and vertical parity checks
10 are performed, and a code obtained by at least the vertical
parity check is stored a section overhead of an STM frame
and transmitted.

[Scope of Claims]

15 [Claim 1] An error correction code transmission method
which performs a parity check in a unit of a predetermined
number of bits in a digital signal frame to add a horizontal
parity check code,

which performs a parity check in a unit of a plurality of
20 bits at intervals of predetermined bits in the digital signal
frame to add a vertical parity check code, characterized
in that

the digital signal frame is a frame of a digital
synthesis network constituted by a section overhead and a
25 payload, and

the vertical parity check code is stored at a predetermined position in the section overhead.

[Claim 2] An error correction code transmission method according to claim 1, wherein the vertical parity check code
5 is a BIP parity check code defined in an STM frame obtained by the CCITT recommendations G708.

[Claim 3] An error correction code transmission method according to claim 1, wherein the digital signal frame is an STM frame defined by the CCITT recommendations G708,

10 the horizontal parity check code is stored at a predetermined position in the section overhead together with the vertical parity check code.

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06318931 A**

(43) Date of publication of application: **15.11.94**

(51) Int. Cl

H04L 1/00
H03M 13/00
H04J 3/00

(21) Application number: **05118552**

(22) Date of filing: **20.05.93**

(30) Priority: **10.03.93 JP 05 49562**

(71) Applicant: **NIPPON TELEGR & TELEPH
CORP <NTT>**

(72) Inventor: **YAMABAYASHI YOSHIAKI
SATO YOSHIAKI
TOMIZAWA MASAHIITO**

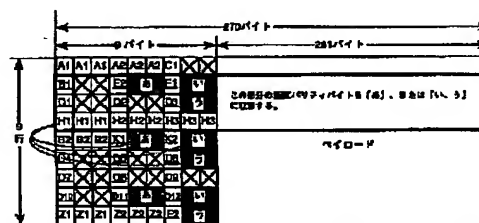
**(54) ERROR CORRECTING CODE TRANSMITTING
METHOD**

(57) Abstract:

PURPOSE: To enable error correcting encoding in a transmission system at a high bit rate by housing a vertical parity inspection code at a previously decided position inside a section overhead.

CONSTITUTION: A digital signal frame is an STM(synchronous transport module) frame and is composed of the section overhead and a pay load. As the vertical parity inspection code, a 1/3 frame BIP-16 code is used. The vertical parity inspection code of two bytes is defined from the data of 808 bytes, and this is transmitted by using the 1/3 STM-1 frame. At such a time, this vertical parity inspection code is housed at the previously decided position inside the section overhead. Namely, the internal bytes of the 1/3 STM-frame are defined as an inspection target block, and vertical parity bytes are housed at any position of 'a', 'b' or 'c'. Thus, the bit rate is increased only by a horizontal parity inspection code.

COPYRIGHT: (C)1994,JPO



【特許請求の範囲】

【請求項1】 デジタル信号フレーム内のあらかじめ定められた複数ビット単位にパリティ検査を行って水平パリティ検査符号を付加し、

デジタル信号フレーム内のあらかじめ定められたビット数おきの複数ビット単位にパリティ検査を行って垂直パリティ検査符号を付加する誤り訂正符号伝送方法において、

上記デジタル信号フレームはセクション・オーバーヘッドとペイロードとからなるデジタル同期網のフレームであり、

上記垂直パリティ検査符号をセクション・オーバーヘッド内のあらかじめ定められた位置に収容することを特徴とする誤り訂正符号伝送方法。

【請求項2】 上記垂直パリティ検査符号がCCITT勧告G708によるSTMフレームにおいて定義されたBIPパリティ検査符号である請求項1記載の誤り訂正符号伝送方法。

【請求項3】 上記デジタル信号フレームはCCITT勧告G708により定義されたSTMフレームであり、

上記垂直パリティ検査符号と共に上記水平パリティ検査符号をセクション・オーバーヘッド内のあらかじめ定められた位置に収容する請求項1記載の誤り訂正符号伝送方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は長距離大容量光伝送に利用する。特に、CCITT（国際電信電話諮問委員会）勧告G707、708、709に規定されたSTM（Synchronous Transport Module）フレームの改善のために発明されたものであるが、他の方式にも利用できる。

【0002】

【従来の技術】 光ファイバは、その低損失性、広帯域性および無誘導性から、ギガビット毎秒のデジタル信号を数十キロメートルの長距離にわたって伝送することを可能にしてきた。光増幅器が用いられる以前は、ファイバ内に入力できる光電力がピーク値でも高々数mW程度であったので、おもにファイバ損失の低減と受信部の高感度化によって長中継間隔化が達成されてきた。さらに近年になり、光直接増幅器の研究開発が急激に進展し、ファイバ内に数mW以上の光電力を入力することが可能となっている。

【0003】 しかし、光ファイバ内で光電力が集中するコア部分は高々10 μ mの直径しかないので、コア内の光電力密度が異常に高くなり、ファイバ材料の非線形効果による影響で信号波形が劣化する可能性がでてきた。非線形効果はさまざまな現れかたをするが、例えば誘導ブリルアン散乱は、ファイバ内光電力を後方に散乱することにより波形を歪めるとともに、実質的に入力でき

る光電力を制限する。また、自己位相変調は、強度変調された光信号の変動成分によって光信号のスペクトルが広がり、光ファイバの分散のために信号波形が劣化する現象である。

【0004】 この一方で、より高いビットレートで同じ符号誤り特性を実現するためには、雑音電力が一定の理想的光受信器であっても、1ビットあたりの光子数を一定に保たなければならない。すなわち、ビットレートを上昇させることは、1ビットあたりの送信電力ピーク値を上げることを意味する。このような光電力とビットレートとの間の矛盾は本質的なものであり、単一モード光ファイバによる伝送速度距離積の限界を示唆している。

【0005】 CCITTによる1988年の勧告では、SDH（Synchronous Digital Hierarchy）におけるNNI（Network Node Interface）のもつべきフレーム構造としてSTMが定義され、高速大容量のデジタル伝送システムに利用されている。このフレーム構造では、STM-Nフレームが、155.52Mbit/sのSTM-1フレームをNバイト多重したものとして定義される（ただし、詳細には単純な多重とは若干異なる）。このSTM-Nフレームには、伝送路上で発生した符号誤りを検出するため、偶パリティのBIP（Bit Interleaved Parity）が定義され、伝送品質を実時間で監視している。STM-NフレームにおけるBIP符号位置を図13に示す。図13（a）は第1層のバイト配置を示し、同（b）は第2層ないし第N層のバイト配置を示す。中継器間の誤り監視のためには、スクランブル後のフレーム全バイトの8ビットおきのパリティをBIP-8として定義し、得られる8ビット並列パリティをB1バイトとして次フレームに書き込む（図13（a））。また、端局相互間の誤り監視のために、BIP-24 \times Nが定義されている。これは、スクランブル前のセクション・オーバーヘッドの1～3行目を除くフレーム全バイトの24 \times NビットおきのパリティをBIP-24 \times Nとして定義し、得られる24 \times Nビット並列パリティをB2バイトとして次フレームに書き込んでいる（図13（a）、（b））。セクション・オーバーヘッドの1～3行目は、途中の再生中継器で書き換えられることがあるため、端局相互間の監視対象からは除外されている。これらのBIP符号は、伝送路上で発生する誤りを実時間で検出できるが、訂正機能はない。

【0006】 ガブラらによる401km、622Mbit/sと357km、2.488Gbit/sの強度変調・直接検波無中継伝送実験では、エルビウム光増幅器と255/239リード・ソロモン誤り訂正符号が用いられている（P.M.Gabla et al., "401 km, 622 Mbit/s and 357 km, 2.488 Gbit/s IM/DD Repeaterless Transmission Experiments using Erbium-Doped Amplifiers and Error Correcting Code", Post deadline paper #15 in the Topical Meeting on Optical Amplifiers and t

heir Applications, June 24-26, 1992)。冗長度は14%であり、伝送路ラインレートはそれぞれ710Mbit/s、2.843Gbit/sに上昇している。より高ビットレートの伝送システムで誤り訂正符号を使用するためには、簡単な回路で実現でき、伝送レートの上昇を極力抑えた符号が必要とされる。

【0007】

【発明が解決しようとする課題】本発明は、実施が容易であり、伝送レートの上昇も小さく、それでいて高ビットレートの伝送システムで誤り訂正符号化を行うことのできる方法を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明の誤り訂正符号伝送方法は、STMフレームに積符号を導入することの特徴とする。すなわち、デジタル信号フレーム内のあらかじめ定められた複数ビット単位にパリティ検査を行って水平パリティ検査符号を付加し、デジタル信号フレーム内のあらかじめ定められたビット数おきの複数ビット単位にパリティ検査を行って垂直パリティ検査符号を付加する誤り訂正符号伝送方法において、デジタル信号フレームはセクション・オーバーヘッドとペイロードとからなるデジタル同期網のフレームであり、垂直パリティ検査符号をセクション・オーバーヘッド内のあらかじめ定められた位置に収容することの特徴とする。

【0009】垂直パリティ検査符号として、CCITT勧告によるSTMフレームにおいて定義されたBIPパリティ検査符号を用いることがよい。

【0010】水平および垂直パリティ検査の方法によっては、垂直パリティ検査符号と共に水平パリティ検査符号についてもセクション・オーバーヘッド内に収容することができる。

【0011】

【作用】超高速通信で最も厳しい制約要因と考えられるビットレート上昇を最小限に抑えつつ積符号化を実現するため、積符号のうち少なくとも垂直パリティ検査符号についてはSTMフレームのセクション・オーバーヘッド内に収容できるように定義する。垂直パリティ検査符号を収容する場合には、ビットレート上昇は水平パリティ検査符号によるものだけとなる。水平パリティ検査符号についてもセクション・オーバーヘッドに収容できるようにすれば、ビットレートの上昇はない。特に、STMフレームにおけるBIP-N符号を垂直パリティ検査符号とする。このとき、垂直パリティ検査符号の一方の検査回路を省略できる。

【0012】

【実施例】図1は本発明を実施するための誤り訂正伝送路符号の一例を示すフォーマット図である。ここでは、水平パリティ検査符号として16B2P符号、すなわち16ビット単位に2ビットの水平パリティを付加する符号を用い、垂直パリティ検査符号として1/3フレーム

BIP-16を用いた例を示す。

【0013】この符号は、デジタル信号フレーム内の16ビット単位にパリティ検査を行って水平パリティビット p_1 、 p_2 を付加し、デジタル信号フレーム内の18ビットおきの404ビット単位にパリティ検査を行って垂直パリティビット $b_1^0 \sim b_8^0$ 、 $b_1^e \sim b_8^e$ を付加することにより得られる。 b_i^0 は奇数番目のバイト内の i 番目のビットを表し、 b_i^e は奇数番目のバイト内の i 番目のビットを表す。水平パリティビット p_1 は奇数番目のビットにより求め、水平パリティビット p_2 は偶数番目により求める。

【0014】図2は誤り訂正伝送路符号の別の例を示すフォーマット図である。この例は、水平パリティ検査符号として8B1P符号、すなわち8ビット単位に1ビットの水平パリティビットを付加した符号を用いたものである。垂直パリティ検査符号としては図1の例と同様に1/3フレームBIP-16符号を用いる。

【0015】ここでは図1に対応させるため水平パリティビットを p_1 、 p_2 で示すが、この場合の水平パリティビット p_1 は奇数番目のバイトによるパリティであり、水平パリティビット p_2 は偶数番目のバイトによるパリティである。また、18ビットおきのビット単位にパリティ検査を行って垂直パリティビット $n_1^0 \sim n_8^0$ または $n_1^e \sim n_8^e$ を付加する。 n_i^0 は奇数番目のバイト内の i 番目のビットを表し、 n_i^e は奇数番目のバイト内の i 番目のビットを表す。

【0016】2ビット連続誤りに対する耐力としては、図1に示した符号のほうが明らかに有利である。

【0017】この二つの例では、垂直パリティ検査符号として〔405/404〕符号を用いている。これはSTM-1フレームの1/3を検査対象とするのに適している。すなわち、808バイトのデータから2バイトの垂直パリティ検査符号 N_1 が定義され、これをSTM-1フレームの1/3を用いて伝送することができる。本発明では、この垂直パリティ検査符号 N_1 をセクション・オーバーヘッド内のあらかじめ定められた位置に収容する。このようにすると、ビットレートの増加は水平パリティビットの付加によるもののみとなる。このため、上述した二つの符号におけるビットレートの上昇は、符号化しない場合に比べて9/8倍になるだけである。

【0018】ビットレート上昇を抑圧するために、2バイト単位に1ビットの水平パリティ検査符号を付加することも可能である。その場合は16B1P符号となり、速度上昇は17/16となる。

【0019】図3は垂直パリティバイトのSTM-Nフレーム内収容位置を示す。図3(a)は多重されるSTMフレームの第1層、同(b)は第2層から第N層における収容位置を示す。図において太枠で囲んだ部分が1/3のSTM-1フレームに相当し、この内部のバイトを検査対象ブロックとする。垂直パリティバイトは2バ

イト生成されるので、図に示した「あ」または「い」、「う」のいずれかの位置、すなわち9行×9バイトのセクション・オーバーヘッドの第2行第5および第6バイト、第2行第8および第9バイトまたは第3行第8および第9バイト、第5行第5および第6バイト、第5行第8および第9バイトまたは第6行第8および第9バイト、第8行第5および第6バイト、第8行第8および第9バイトまたは第9行第8および第9バイトに收容する。図3では検査対象ブロックを第2行の先頭から始まる部分フレームとして示したが、長さがフレームの1/3であり、垂直パリティバイトの收容位置以前に終了する部分フレームであれば、どのような位置から始まっているともよい。

【0020】図4は垂直パリティ検査符号として〔135/134〕単純パリティ検査符号を用いた場合の垂直パリティバイトの收容位置を示す。この図の場合にも図3と同様に、(a)がSTMフレームの第1層、(b)が第2層から第N層における收容位置を示す。この例の場合には、垂直パリティバイトが1/9フレーム毎に2バイト生成されるので、上述したセクション・オーバーヘッド内の9組のバイト位置、すなわち図に「あ」、「い」、「う」で示したバイトを全て用いる。この場合にも、検査対象はSTM-1フレームの1行に相当する長さであればよく、図に示したように各行の先頭から始まっている必要はない。

【0021】以上のいずれの場合にも、垂直パリティ検査符号を1バイト単位に計算し、上述したSOH内の9組のバイト位置の各半分を用いることも可能である。

【0022】図5は垂直パリティ検査符号をCCITT勧告におけるBIP-8符号と同一定義とした例を示す。水平パリティ検査符号は8B2Pである。

【0023】垂直パリティ検査符号をBIP-8符号と同一定義すると、垂直パリティ検査回路をBIP-8符号検出回路と兼用することができる。このとき、垂直パリティ検査符号は〔2430N、2430N-1〕単純パリティ検査符号となる。ただし、NはSTM-Nの多重度を示す。

【0024】水平パリティビット p_1 、 p_2 としては、水平パリティ検査対象に対して奇数および偶数番目のビットに対するパリティを求めたものでもよく、前半部および後半部のパリティでもよい。この場合の検査対象は図1、図2のように16ビットではなく8ビットである。検査対象の8ビットに対してパリティを1ビットだけ定義することもできる。水平パリティを2ビット付加する場合のビットレート上昇が5/4であるのに対し、1ビットだけの場合には9/8となり、高速回路実現上は有利である。

【0025】図6は垂直パリティ検査符号をCCITT勧告におけるBIP-24符号と同一定義とした例を示す。この場合にも図5に示した例と同様に、垂直パリティ検査回路をBIP-24符号検出回路と兼用することができる。この場合、垂直パリティ検査符号は〔810、809〕単純パリティ検査符号となる。この符号はSTM-Nの多重度には無関係である。

【0026】この例では、水平パリティ検査符号として24B2P符号を用いる。水平パリティビット p_1 、 p_2 としては、水平パリティ検査対象に対して奇数および偶数番目のビットに対するパリティを求めたものでもよく、前半部および後半部のパリティでもよい。この場合の検査対象は24ビットである。検査対象の24ビットに対してパリティを1ビットだけ定義することもできる。水平パリティを2ビット付加する場合にはビットレート上昇が13/12であるのに対し、1ビットだけの場合には25/24ですむ。水平パリティを各バイト毎に設けた24B3P符号を用いることもできるが、ビットレート上昇は9/8となる。

【0027】以上の例において、垂直パリティ検査のための符号化は単純パリティ検査符号の積符号化である。したがって、それぞれの検査対象において単独の誤りとなるような誤り発生を訂正することができるが、同時に発生する誤りに対しては正しい訂正機能は保証できない。しかし、一般に光ファイバは安定な伝送路を提供するものであるから、誤りは発生してもランダムであり、誤りの発生は非常に小さくなる。

【0028】図7は誤り訂正性能を一般的に示したもので、水平パリティ検査対象を10ビットに固定し、垂直パリティ検査対象を10ビットから10万ビットまで一桁ずつ変化させて計算した結果を図示したものである。破線はそれぞれの低い誤り率側の漸近線である。上述したように、光ファイバで生じる誤りはランダムであり、かつその確率を無線伝送路に比べて低く抑えることができる。したがって、3重誤りが無視できる程度であれば、伝送路誤り率を P_e 、1パリティビットあたりの垂直パリティ検査対象ビット数を N_t 、水平パリティ検査対象ビット数 N_y としたとき、復号誤り P_{dec} を次の式で近似できる。

$$【0029】 P_{dec} = (N_t \times N_y) \cdot P_e^2$$

図7における破線がこれを表す。右辺第1項は検査対象符号総数によって決定されるので、ここでは符号誤り劣化係数という。本発明を実施した場合の符号誤り劣化係数、ビットレート上昇および冗長度を表1に示す。

【0030】

【表1】

対応図	垂直パリティ検査対象: N_x (ビット)	水平パリティ検査 対象: N_y (ビット)	復号誤り率 劣化係数 ($N_x \times N_y$)	ビットレ ート上昇	冗長度
図1 ～ 図3	404 (1/3STM-17レム)	8 (16B2Pまたは 8B1P)	3232	9/8	11.1%
	404 (1/3STM-17レム)	16 (16B1P)	6464	17/16	5.9%
図4	134 (1/9STM-17レム)	8 (16B2Pまたは 8B1P)	1072	9/8	11.1%
	134 (1/9STM-17レム)	16 (16B1P)	2144	17/16	5.9%
図5	2430N-1 (BIP-8)	4 (8B2P)		5/4	20%
	N = 1 2429 N = 4 9719 N = 16 38879 N = 64 155519		9716 38864 155504 622016		
	2430N-1 (BIP-8)	8 8B1P		9/8	11.1%
	N = 1 2429 N = 4 9719 N = 16 38879 N = 64 155519		9716 38864 155504 622016		
図6	269 (BIP-24N)	8 (24B3P)	2152	9/8	11.1%
	269 (BIP-24N)	12 (24B2P)	3228	13/12	7.7%
	269 (BIP-24N)	24 (24B1P)	6456	25/24	4%

この表によると、最も復号誤り劣化係数が小さいのは、垂直パリティ検査対象を134ビットとし、水平パリティ検査に16B2Pまたは8B1P符号を用いた場合である。このとき、劣化係数は1072であり、伝送路誤り率が 10^{-8} のとき復号誤り率は 1.07×10^{-13} である。ただし、この場合には冗長度が11%になるため、ビットレートが9/8に上昇することになる。これでは超高速回路の負担が重くなりすぎる可能性がある。

【0031】次に復号誤り劣化係数が小さいのは、同じく垂直パリティ検査対象を134ビットとし、水平パリティ検査に16B1P符号を用いた場合である。このとき、冗長度は5.9%、ビットレート上昇にして17/16ですむ。また、復号誤り劣化係数も2144に抑えられる。

【0032】垂直パリティ検査符号をCCITT勧告におけるBIP-n符号と同一定義とした場合には、BIP-8を利用するほうがBIP-8を利用する場合に比べて復号誤り劣化係数を一桁程度小さくすることができる。垂直パリティ検査符号としてBIP-24符号、水平パリティ検査符号として24B1P符号を組み合わせた場合には、冗長度4%で復号誤り劣化係数6456を

実現することができる。

【0033】以上の実施例は垂直パリティ検査符号だけをセクション・オーバーヘッドに収容する場合について説明したが、パリティ検査の方法によっては、水平パリティ検査符号についてもセクション・オーバーヘッドに収容することができる。そのような例について図8ないし図12を参照して説明する。

【0034】図8は水平パリティ検査に144B1P符号、垂直パリティ検査にBIP-144符号を用いた例を示す。ひとつのSTMフレームには2430バイトが含まれ、その先頭81バイトがセクション・オーバーヘッド、それに続く2349バイトがペイロードとなっている。このフレームに対し、連続する144ビットのパリティを計算することにより水平パリティビット $p_1 \sim p_{135}$ が得られ、144ビットおきにパリティを検査することにより垂直パリティビット $b_1 \sim b_{144}$ が得られる。これらのすべてのパリティ検査符号を伝送するために必要なバイト数は、水平パリティ検査で得られる135ビットを収容する17バイトと、垂直パリティ検査で得られる18バイトとの合計35バイトである。勧告G708で定義されたSTMフレームのセクション・オー

バーヘッドには36バイトの未定義バイトがあり、その35バイトですべてのパリティ検査符号を収容できる。これらのパリティ検査符号は、検査対象となったSTMフレームの次のセクション・オーバーヘッドに配置される。また、垂直パリティバイト自体の水平パリティビット p_{136} についても、17バイトの水平パリティバイトに収容可能である。したがって、符号化による伝送ビットレートの上昇はなく、符号化しない場合と同じとなる。

【0035】図9は水平パリティ検査に120B1P符号、垂直パリティ検査にBIP-120符号を用いた例を示す。すなわち、連続する120ビットのパリティを計算することにより水平パリティビット $p_1 \sim p_{162}$ を求め、120ビットおきにパリティを検査することにより垂直パリティビット $b_1 \sim b_{120}$ を得る。これらのすべてのパリティ検査符号を伝送するために必要なバイト数は、水平パリティ検査で得られる162ビットを収容する21バイトと、垂直パリティ検査で得られる15バイトとの合計36バイトである。したがって、すべてのパリティ検査符号をセクション・オーバーヘッドに収容できる。これらのパリティ検査符号は、検査対象となったSTMフレームの次のセクション・オーバーヘッドに配置される。また、垂直パリティバイト自体の水平パリティビット p_{163} についても、21バイトの水平パリティバイトに収容可能である。したがって、符号化による伝送ビットレートの上昇はなく、符号化しない場合と同じとなる。

【0036】図10は水平および垂直パリティ検査符号のSTM-Nフレーム内の収容位置を示す。(a)は第1層のバイト配置であり、(b)は第2層ないし第N層のバイト配置である。すなわち、9行×9バイトのセクション・オーバーヘッドのうち、第2行第2、第3、第5、第6、第8および第9バイト、第3行第2、第3、第5、第6、第8および第9バイト、第5行第5、第6、第8および第9バイト、第6行第2、第3、第5、第6、第8および第9バイト、第7行第2、第3、第5、第6、第8および第9バイト、第8行第2、第3、第5、第6、第8および第9バイト、第8行第8および第9バイトの36バイトにパリティ検査符号を収容できる。

【0037】図11は水平および垂直パリティ検査符号の別の収容位置例を示す。(a)は第1層のバイト配置であり、(b)は第2層ないし第N層のバイト配置である。この例では、セクション・オーバーヘッドのうち、第5行第1ないし第3、第5、第6、第8、第9の各バイト、第6行ないし第8行のすべてのバイト、第9行の第8および第9バイトを利用する。このとき従来BIP-N×24として送信側で挿入されていたB2バイトの部分も使用されるが、このB2バイトについては、受信側において垂直パリティ符号から計算することができ

る。例えば、水平パリティ検査に144B1P符号、垂直パリティ検査にBIP-144符号を用いた場合であれば、144ビットからなる垂直パリティビットのさらに6ビットおきのパリティ b_{6k+1} ($k=0, 1, \dots, 23$)、例えば $b_1, b_7, b_{13}, b_{19}, \dots, b_{139}$ についてパリティ計算を行い、得られたパリティビット B_k により $BIP-N \times 24$ を求めることができる。また、水平パリティ検査に120B1P符号、垂直パリティ検査にBIP-120符号を用いた場合であれば、5ビットおきのパリティから同様に $BIP-N \times 24$ を求めることができる。したがって、従来と同じ誤り監視に利用することができる。

【0038】図12は水平パリティ検査対象を144ビット、垂直パリティ検査対象を135ビットとした場合の誤り訂正性能を示す。破線はそれぞれの低い誤り率側の漸近線であり、図7を参照して説明した復号誤り P_{dec} を表す。図8または図9のいずれの例でも $N_t \times N_y$ は19440であり、これは、伝送路誤り率 10^{-10} のときに誤り訂正機能によって $10^{-15.7}$ まで誤り率を改善できることを示している。

【0039】図8ないし図12を参照して説明した符号化例はSTM-Nフレーム各層ごとに完結した形でパリティビットを収容するので、 $N \geq 1$ を満たすすべてのSTM-Nフレームで同様に実施できる。

【0040】

【発明の効果】以上説明したように、本発明の誤り訂正符号伝送方法は、超高速通信で最も厳しい制約要因と考えられるビットレート情報を最小限に抑えつつ、積符号化を実現する。これにより、SNの改善が難しい超高速の光デジタル伝送路において、高い伝送品質を実現することが可能となる。

【図面の簡単な説明】

【図1】本発明を実施するための誤り訂正伝送路符号の一例を示すフォーマット図。

【図2】誤り訂正伝送路符号の別の例を示すフォーマット図。

【図3】垂直パリティバイトのSTM-Nフレーム内収容位置を示す図。

【図4】垂直パリティ符号として〔135/134〕単純パリティ符号を用いた場合の垂直パリティバイトの収容位置を示す図。

【図5】垂直パリティ検査符号をCCITT勧告におけるBIP-8符号と同一定義とした例を示す図。

【図6】垂直パリティ検査符号をCCITT勧告におけるBIP-24符号と同一定義とした例を示す図。

【図7】誤り訂正性能を示す図。

【図8】勧告G708で定義されたSTMフレームでの利用に適した誤り訂正伝送路符号例を示す図であり、水平パリティ検査に144B1P符号、垂直パリティ検査にBIP-144符号を用いた例を場合のフレーム構成

を示す図。

【図9】水平パリティ検査に120B1P符号、垂直パリティ検査にB1P-120符号を用いた例の場合のフレーム構成を示す図。

【図10】水平および垂直パリティ検査符号のSTM-Nフレーム内の収容位置の一例を示す図。

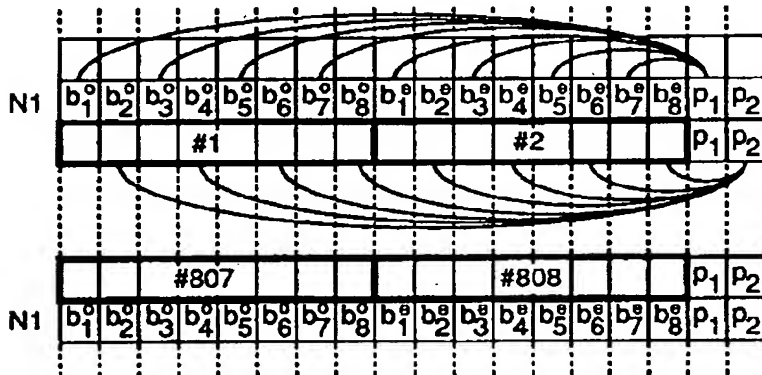
【図11】水平および垂直パリティ検査符号のSTM-

Nフレーム内の収容位置の別の例を示す図。

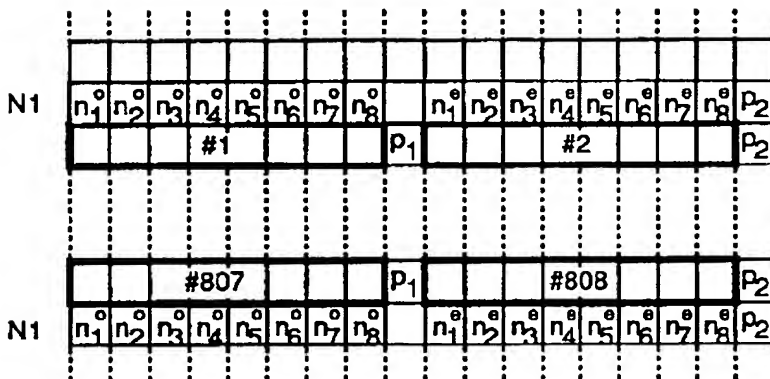
【図12】水平パリティ検査対象を144ビット、垂直パリティ検査対象を135ビットとした場合の誤り訂正性能を示す図。

【図13】STM-NフレームにおけるB1P符号位置を示す図。

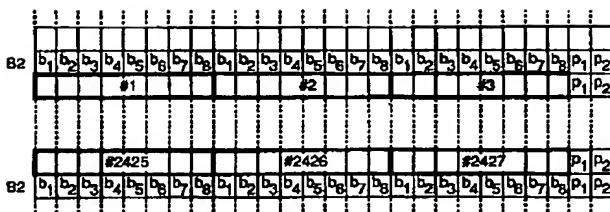
【図1】



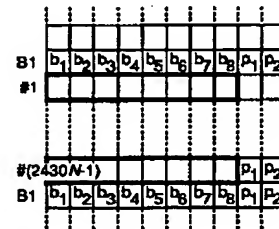
【図2】



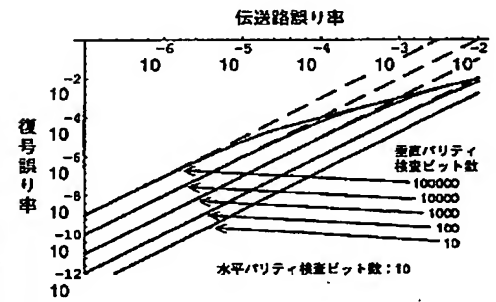
【図6】



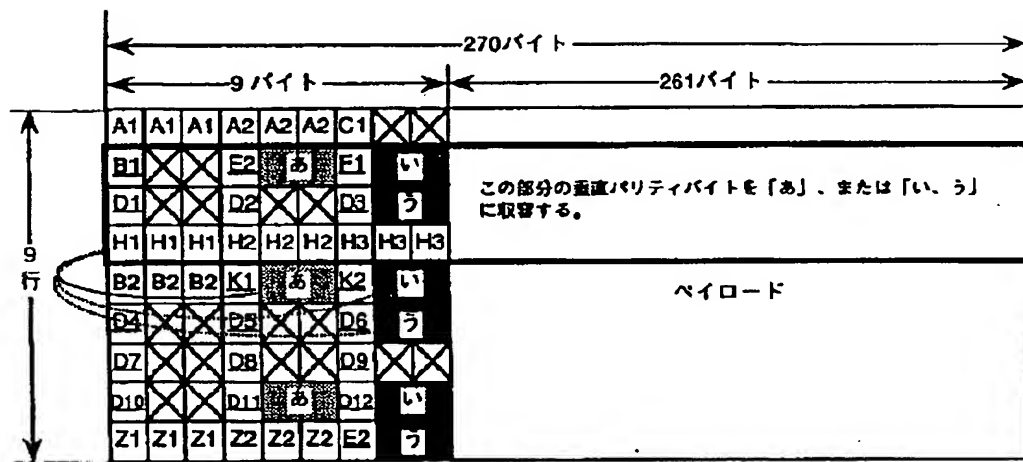
【図5】



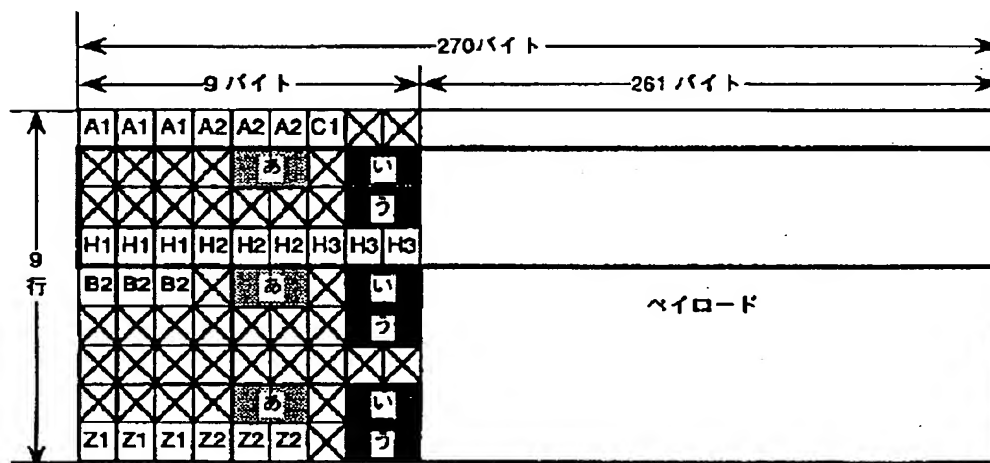
【図7】



【図3】

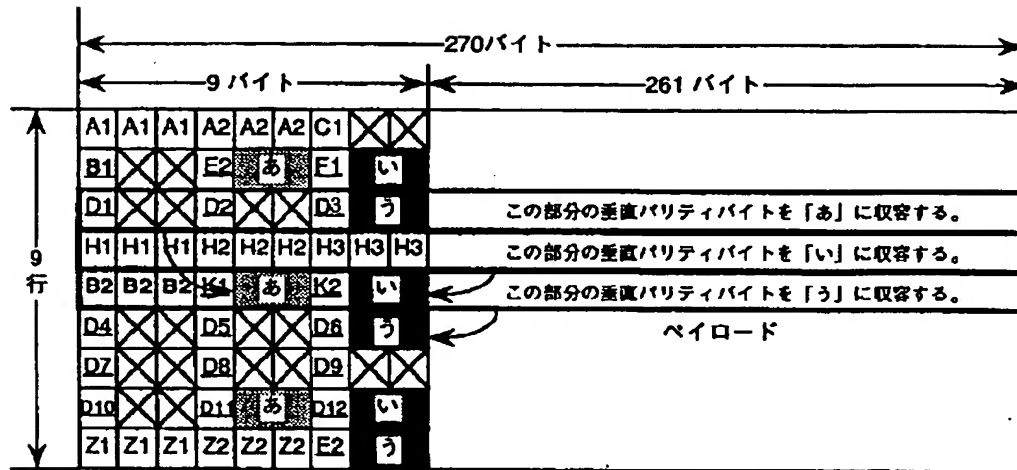


(a)

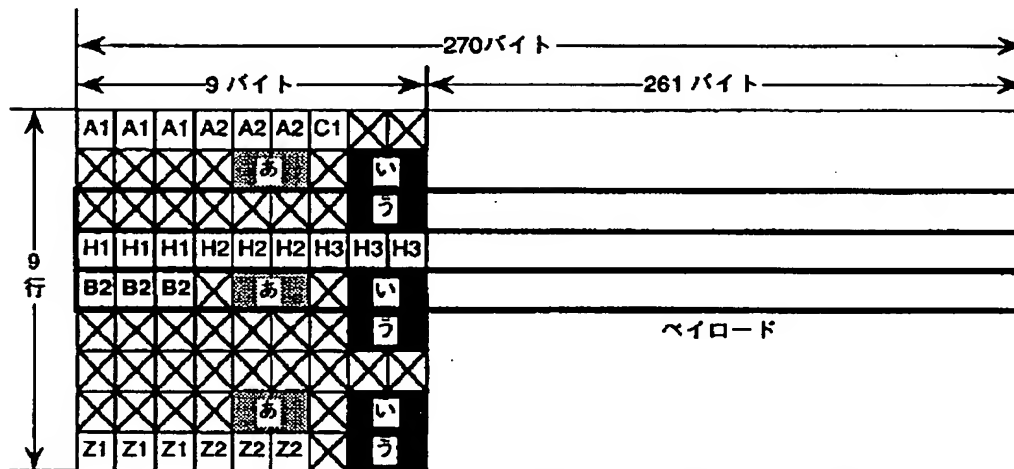


(b)

【図4】

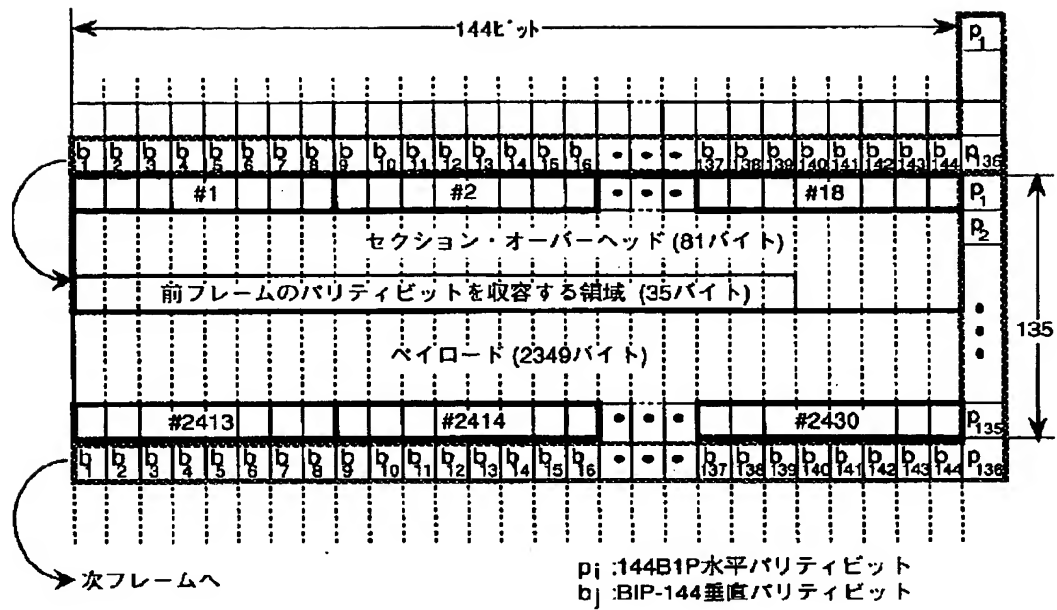


(a)

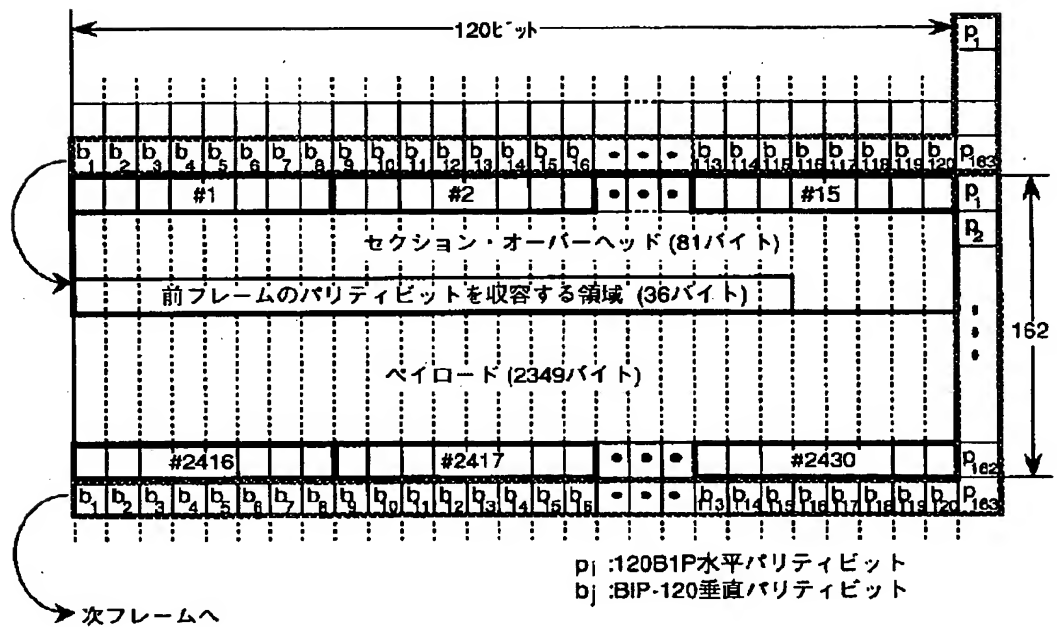


(b)

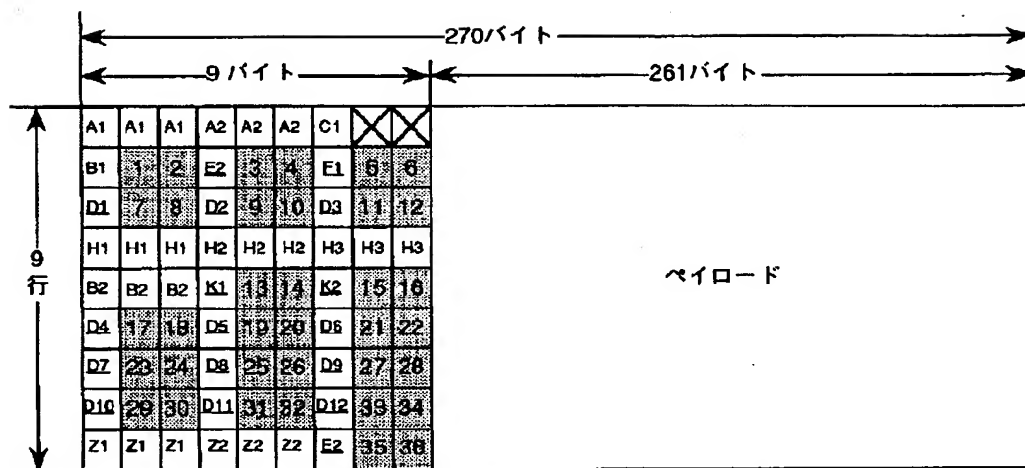
【図8】



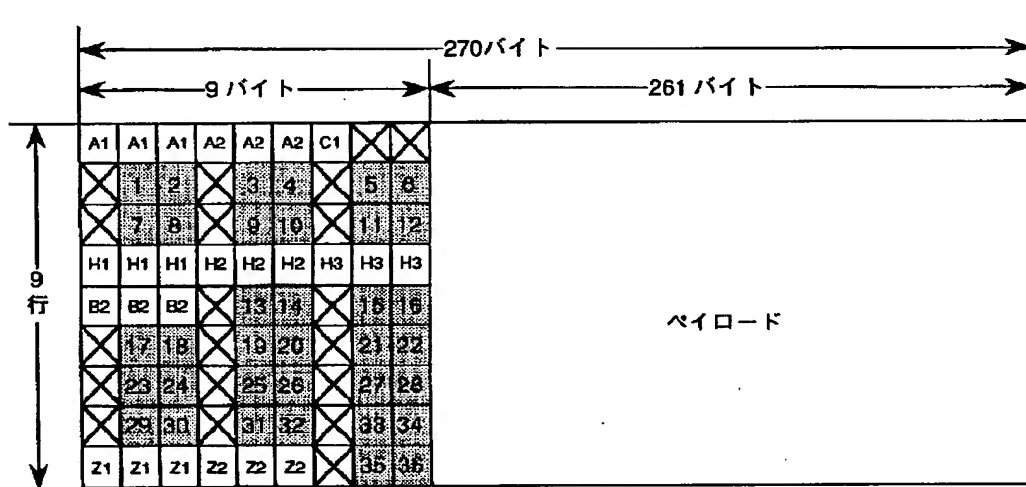
【図9】



【図10】

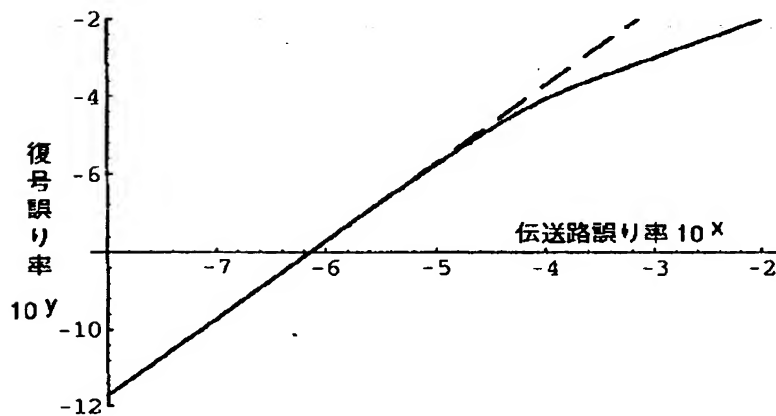


(a)

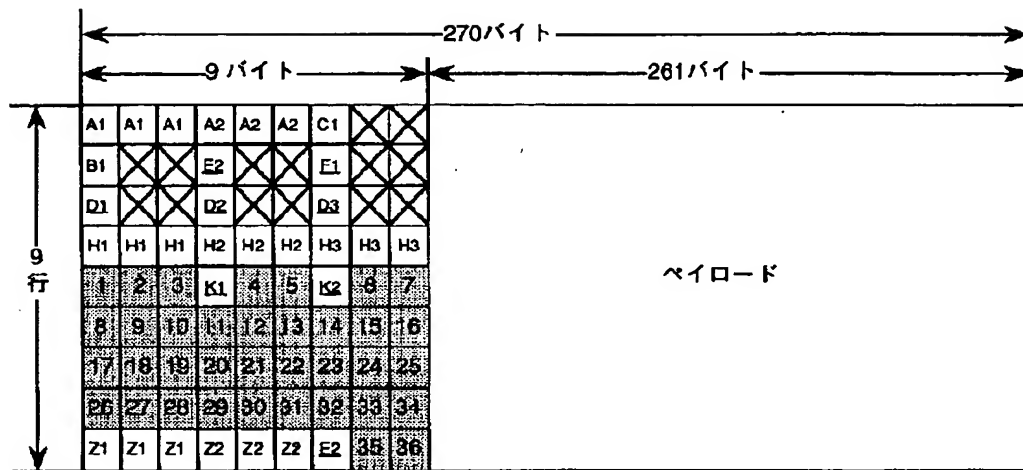


(b)

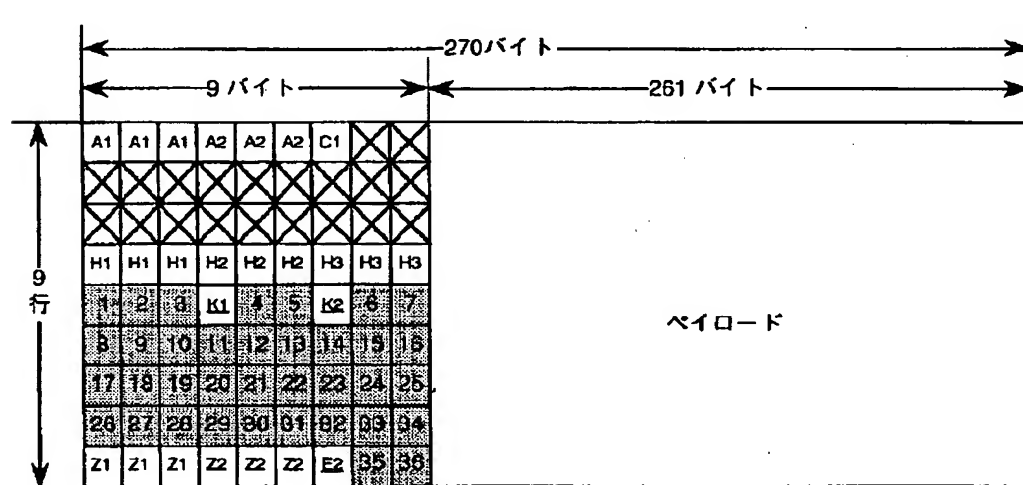
【図12】



【図11】



(a)



(b)

